



Date of Deposit July 14, 2005

I hereby certify that this is being deposited with the United States Postal Service as First Class mail service on the date indicated above and is addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450

By: Peggy Nichols Peggy Nichols

PATENT

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re application of:

Xian Jie Ning

Application No.: 10/773,727

Filed: February 6, 2004

For: METHOD AND STRUCTURE OF  
MANUFACTURING HIGH  
CAPACITANCE METAL ON  
INSULATOR CAPACITORS IN  
COPPER

Examiner: Toniae M. Thomas

Art Unit: 2822

COMMUNICATION

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

Applicants respectfully submit as required by 35 U.S.C. 119 (b) enclosed priority document Chinese application No. 200310122963.0; filed 12/30/03 to be made of record in the above-referenced application.

Respectfully submitted,

Kent J. Tobin  
Reg. No. 39,496

TOWNSEND and TOWNSEND and CREW LLP  
Two Embarcadero Center, Eighth Floor  
San Francisco, California 94111-3834  
Tel: (415) 576-0200  
Fax: (415) 576-0300  
RTO/KJT:pan

# 证 明

本证明之附件是向本局提交的下列专利申请副本

申 请 日 期: 2003. 12. 30

申 请 号 号: 200310122963. 0

申 请 类 别: 发明

发 明 名 称: 用铜制造高电容量电容器的方法及其结构

申 请 人: 中芯国际集成电路制造（上海）有限公司

发 明 人: 宁先捷



中华人民共和国  
国家知识产权局局长

王景川

2005 年 5 月 24 日

CERTIFIED COPY OF  
PRIORITY DOCUMENT

BEST AVAILABLE COPY

1. 一种用于制造包括电容器结构的集成电路器件的方法，此方法包括：
  - 5        提供一个衬底，包括覆盖的一定厚度的第一绝缘材料；
  - 在第一层绝缘材料的一定厚度与电介质材料区域内形成多个开口，每一开口具有一定的宽度与高度；
  - 形成覆盖多个开口中的每一个的暴露表面的阻挡层；
  - 用金属层填充每一个开口，金属层基本占有每个开口的整个区域，以
  - 10      形成多个金属结构，每一金属结构具有一定的宽度和高度；
  - 平坦化金属层表面；
  - 在所述区域上制作图案，暴露每个金属结构，以暴露覆盖每个金属结构的阻挡层；
  - 形成覆盖每一个暴露的阻挡层结构的绝缘层；和
  - 15      形成第二金属层，它覆盖在覆盖阻挡层结构的电容器绝缘层上，从而每一金属层结构、覆盖的电容器绝缘层以及第二金属层形成一个电容器结构；和
  - 平坦化第二金属层。
2. 如权利要求 1 所述的方法，其中，金属结构基本是由铜材料或钨或
- 20      铝组成。
3. 如权利要求 1 所述的方法，其中，绝缘层是氮化硅或 PE CVD 氮化硅。
4. 如权利要求 1 所述的方法，其中，绝缘层被保持在低于 400 摄氏度的温度。
- 25      5. 如权利要求 1 所述的方法，还包括：和一个或多个所述形成集成电路的步骤同时，在第一绝缘材料内形成双镶嵌互连结构。
6. 如权利要求 1 所述的方法，其中，阻挡金属层包含氮化钽。
7. 如权利要求 1 所述的方法，其中，第二金属层包含钨，钨填充由多个金属结构占据的区域。

8. 如权利要求 1 所述的方法, 其中, 制作图案包括选择性地去除一部分第一绝缘材料, 以暴露出多个金属结构。

9. 如权利要求 8 所述的方法, 其中, 选择的去除使用从 C<sub>4</sub>F<sub>8</sub>、CO、O<sub>2</sub>、CF<sub>4</sub>、N<sub>2</sub>、Ar、SF<sub>6</sub>、CHF<sub>3</sub>、CH<sub>3</sub>F、C<sub>4</sub>F<sub>6</sub> 或 C<sub>2</sub>F<sub>6</sub> 中选取的刻蚀剂。

5 10. 如权利要求 1 所述的方法, 其中, 集成电路是混合模式信号器件。

11. 一种半导体集成电路器件结构, 包括:  
衬底;

覆盖衬底的一定厚度的第一绝缘材料;

10 位于第一绝缘材料的一定厚度之内的电容器区域, 电容器区域从第一绝缘材料的下表面延伸到第一绝缘材料的上表面, 电容器区域具有一个宽度, 该宽度从下表面延伸到上表面;

至少在电容器区域内覆盖衬底的接触区域;

15 由多个在电容器区域内定义并连接到接触区域的垂直金属结构形成的下电容器极板, 多个垂直金属结构中的每一个都具有一定的宽度和高度, 多个垂直金属结构中的每一个沿着每个垂直金属结构的高度基本相互平行;

阻挡金属层, 覆盖多个垂直金属结构中的每一个的暴露表面;

20 电容器电介质层, 覆盖每个垂直金属结构上的阻挡层的每个暴露表面; 和

用金属材料在覆盖电容器电介质层表面的电容器区域内形成的上电容器极板; 和

从上电容器极板形成的平坦化的表面。

25 12. 如权利要求 11 所述的器件, 其中, 金属材料填充在第一绝缘材料的一定厚度内定义的电容器区域。

13. 如权利要求 11 所述的器件, 其中, 电容器电介质层包含氧化物。

14. 如权利要求 12 所述的器件, 其中, 下电容器极板包含铜材料。

15. 如权利要求 11 所述的器件, 其中, 下电容器极板、电容器电介质和上电容器极板定义了用于混合信号器件的金属-绝缘体-金属电容器。

16. 如权利要求 11 所述的器件, 还包括在第一绝缘材料的一定厚度内定义的互连区域, 互连区域在电容器区域之外。

17. 一种用于制造包括电容器结构的集成电路器件的方法, 此方法包括:

5 提供半导体衬底;

在半导体衬底上形成覆盖的一定厚度的第一绝缘材料;

定义电容区域和互连区域;

在第一层绝缘材料的一定厚度与第一绝缘材料的电容器区域内形成多个开口, 每一开口具有一定的宽度与高度;

10 在互连区域内, 在第一绝缘材料的一定厚度内形成多个开口;

在电容器区域和互连区域形成覆盖多个开口中的每一个的暴露的表面的阻挡层;

用金属材料填充每一个开口, 金属材料基本占有每个开口的整个区域, 以形成多个金属结构, 每一金属结构具有一定的宽度和高度;

15 平坦化每个金属结构的表面区域;

在电容器区域形成图案, 暴露出每个金属结构上的阻挡层, 以在除多个金属结构和阻挡层之外的电容器区域内形成开口, 多个金属结构和阻挡层形成电容器的第一电极结构;

20 形成覆盖每个暴露的阻挡层结构的绝缘层, 以给电容器形成电容器电介质;

用覆盖电容器绝缘层的第二金属层填充电容器区域内的开口, 以形成电容器的第二电极结构; 和

平坦化第二金属层。

18. 如权利要求 17 所述的方法, 其中, 第二金属层包含铜材料。

25 19. 如权利要求 17 所述的方法, 其中, 金属材料是铜填充材料。

20. 如权利要求 17 所述的方法, 其中, 电容器具有预定的电容量。

## 用铜制造高电容量电容器的方法及其结构

## 5 技术领域

本发明涉及集成电路及制造半导体器件的工艺。本发明特别提供了一种方法和器件，用于制造具有金属—绝缘体—金属电容器结构的金属互连结构，该 MIM 电容器结构用于混合信号器件。举例来说，本发明已被应用到铜金属镶嵌结构，例如用于混合信号处理器件的双层镶嵌结构上。而且将会发现，本发明具有更加广阔的适用范围。例如，本发明可被应用于微处理器器件、存储器器件、专用集成电路器件及其他各类互连结构。

## 背景技术

集成电路或“IC”已经从在单个硅芯片上制造少数互连器件发展到数百万个器件。当前的 IC 所提供的性能与复杂度远远超过当初的想象。为了提高复杂度和电路密度(即在给定芯片面积内所能容纳的器件的数量)，最小器件特征尺寸，也被称为器件的“几何形状(geometry)”，随着每一代 IC 已经变得更小，现在正制造具有小于四分之一微米线宽的半导体器件。

提高电路密度不仅提高了 IC 的复杂度及性能，还给用户提供了更低成本的元件。IC 制造设备可能要花费上亿甚至几十亿美元。每件制造设备有一定的晶片产量，而每一晶片上将有一定数量的 IC。因此，通过把 IC 上的单个器件做得更小，在每个晶片上可以制造更多的器件，因而提高了制造设备的产量。把器件做得更小是很有挑战性的，因为在 IC 制造中所用的每一个工艺都有极限。也就是说，一个给定的工艺一般只向下适用到某一特征尺寸，然后，或者需要改变工艺，或者需要改变器件布局。此类极限的一个例子是形成交替的金属与电介质层的能力，其中，金属层不以噪声的形式彼此进行相互作用。

举例来说，平行板电容器结构已经被使用。此类的结构在 R. Liu 等在

Proc.2000 IITC, pp.111-113(2000)中的一篇题目为“Single Mask Metal-Insulator-Metal (MIM) Capacitor with Copper Damascene Metallization for Sub-0.18  $\mu\text{m}$  Mixed Mode Signal and System-On-a-Chip (SoC) Applications

(以铜镶嵌金属化的单掩膜 MIM 电容器用于 0.18 微米以下混合模式信号及系统芯片 (SoC) 应用)”中被描述。R.Liu 等大致地描述了平行板电容器的设计。平行板电容器设计经常使用两个较大的电极, 以及中间夹着的电容器电介质。这其中有很多限制。例如此类设计经常需要占用很大的面积以提供混合模式集成电路器件所需的电容量。贯穿在本说明书, 特别是在下文, 描述了这些以及其它的限制。

从以上所述, 可以看出, 需要一种改进的用于处理半导体器件的技术。

### 发明内容

根据本发明, 提供了用于制造半导体器件的技术, 包括方法。更具体地讲, 本发明提供了一种方法和设备, 用于制造具有 MIM 电容器结构的金属互连结构, 该 MIM 电容器结构用于混合信号器件。举例来说, 本发明已被应用到铜金属镶嵌结构, 例如用于混合信号处理器件的双层镶嵌结构上。而且将会发现, 本发明具有更加广阔的适用范围。例如, 本发明可被应用于微处理器器件、存储器器件、专用集成电路器件及其他各类互连结构。

在一个特定实施例中, 本发明提供了一种用于制造包括例如金属-绝缘体-金属结构的电容器结构的集成电路器件的方法。此方法包括: 提供一个衬底, 包括覆盖的一定厚度的第一绝缘材料。衬底是半导体晶片, 例如硅晶片等。此方法包括: 在第一绝缘材料的一定厚度与电介质材料区域内形成多个开口。每一开口具有一定的宽度与高度。此方法包括: 形成覆盖多个开口中的每一个的暴露表面的阻挡层。用金属层填充每一个开口, 金属层基本占有每个开口的整个区域, 以形成多个金属结构。每一金属结构具有一定的宽度和高度。此方法还包括平坦化金属层表面。此方法还包括在所述区域上制作图案, 以暴露每个金属结构, 以暴露覆盖每个金属结构

的阻挡层。形成电容器电介质层，覆盖每一个被暴露的阻挡层结构。此方法也包括：形成第二金属层，它覆盖在覆盖阻挡层结构的电容器电介质层上。每一金属层结构、覆盖的电容器绝缘层以及第二金属层形成一个电容器结构。此方法平坦化第二金属层。

- 5 在另一个特定实施例中，本发明提供了一种用于制造包括电容器结构的集成电路器件的方法。此方法包括：提供半导体衬底，例如硅晶片。此方法包括：在半导体衬底上形成覆盖的一定厚度的第一绝缘材料，并定义电容器区域和互连区域。根据本发明，电容器和互连最好用共同的工艺形成。此方法还包括：在第一绝缘材料的一定厚度和第一绝缘材料的电容器
- 10 区域内形成多个开口。每个开口具有一定的宽度和高度。此方法包括：在互连区域中，在第一绝缘材料的一定厚度内形成多个开口，以及，在电容器区域和互连区域形成覆盖多个开口中的每一个的暴露的表面的阻挡层。每一个开口用金属材料填充。金属材料基本占有每个开口的整个区域，以形成多个金属结构。每个金属结构具有一定的宽度和高度。此方法平坦化
- 15 每个金属结构的表面区域。此方法包括：在电容器区域制作图案，暴露出每个金属结构上的阻挡层，以在除多个金属结构和阻挡层之外的电容器区域内形成开口。多个金属结构和阻挡层形成电容器的第一电极结构。此方法还包括：形成覆盖每个暴露的阻挡层结构的绝缘层，以给电容器形成电容器电介质，和用覆盖绝缘层的第二金属层填充电容器区域内的开口以形
- 20 成电容器的第二电极结构。在优选实施例中，平坦化第二金属层。

- 此外，本发明提供了一种改进的半导体集成电路器件结构。此器件结构包括一个衬底。衬底上覆盖一定厚度的第一绝缘材料。电容器区域位于第一绝缘材料的一定厚度之内，并从第一绝缘材料的下表面延伸到第一绝缘材料的上表面。电容器区域具有从下表面延伸到上表面的宽度。在某些
- 25 实施例中，此宽度可以略有改变。此结构包括至少在电容器区域内覆盖着衬底的接触区域。下电容器极板由多个在电容器区域内定义并连接到接触区域的垂直金属结构形成。多个垂直金属结构中的每一个都具有一定的宽度和高度。多个垂直金属结构中的每一个沿着每个垂直金属结构的高度的长度方向基本相互平行。形成阻挡金属层，覆盖多个垂直金属结构中的每



一个的暴露表面。电容器电介质层覆盖每个垂直金属结构上的阻挡层的每一个暴露表面。用金属材料在覆盖电容器电介质层的电容器区域内形成上电容器极板。在优选实施例中，此器件结构还具有从上电容器极板形成的平坦化的表面。

- 5        相对于传统技术，利用本发明取得了很多益处。例如，本技术提供了使用依赖于传统技术的工艺的便利。在某些实施例中，此方法提供了更高的每晶片管芯产率。此外，此方法提供了和传统工艺技术兼容的工艺，基本上无须对传统的设备和工艺进行修改。依赖于此实施例，可以取得这些益处中的一个或更多个。贯穿本说明书，特别是在下文，将描述这些和其  
10    他的益处。

参考下面的详细描述和附图，能够更完整地理解本发明的各种附加目标、特征和优点。

### 附图说明

- 15        图 1 到图 6 示出了根据本发明的实施例，形成集成电路的简化的方法。

图 1 示出为了形成内建镶嵌结构，淀积了 IMD 和金属阻挡物，为 MIM 电容器构建了微能路阵列。

- 20        图 2 示出和传统的双镶嵌铜互连工艺一样，生成铜籽晶、电镀和 CMP。

图 3 示出淀积了一层电介质之后，随后用光刻制作图案，以打开要构建 MIM 电容器的区域。

图 4 示出了选择性地刻蚀电介质并剥除残留的抗蚀剂，该工艺剩下了独立的铜微能路。

- 25        图 5 示出了图 4 的俯视图。

图 6 示出了为了共形地淀积 MIM 电容器电介质、上金属电极，并进行 CMP 以使上电极和 IMD 共平面。

### 具体实施方式

根据本发明，提供了用于制造半导体器件的技术，包括方法和最终得到的结构。本发明特别提供了一种方法和设备，用于制造具有 MIM 电容器结构的金属互连结构，该 MIM 电容器结构用于混合信号器件。举例来说，本发明已被应用到铜金属镶嵌结构，例如用于混合信号处理器件的双层镶嵌结构上。而且将会发现，本发明具有更加广阔的适用范围。例如，  
5 本发明可被应用于微处理器器件、存储器器件、专用集成电路器件及其他各类互连结构。

根据本发明的一个实施例的一种方法可以被简要提供如下：

1. 提供半导体衬底；
- 10 2. 形成覆盖半导体衬底表面的电介质层；
3. 形成覆盖电介质层的导电层；
4. 使用镶嵌工艺对导电层进行图案化，以形成覆盖电介质层的互连结构；
5. 形成覆盖导电层的层间电介质层；
- 15 6. 在层间电介质层上制作图案，以形成将被用于电容器结构的多个开口和镶嵌接线结构；
7. 在开口和镶嵌接线结构内形成阻挡金属层，其中，阻挡金属层连接到图案化的导电层；
8. 用金属材料填充覆盖阻挡金属层的开口，直到超出或者基本与  
20 层间电介质层的表面平齐的高度。
9. 平坦化过量的金属层；
10. 形成覆盖平坦化层表面的光刻胶；
11. 在光刻胶上制作图案，以形成覆盖多个金属结构表面的暴露区域；
- 25 12. 暴露多个金属结构中的每一个，每个金属结构具有一定高度和宽度，并暴露出阻挡金属层结构；
13. 形成覆盖阻挡金属层结构的绝缘层；
14. 形成覆盖绝缘层的金属层，它覆盖阻挡金属层，以使用绝缘层和多个金属结构形成电容器结构；

15. 平坦化金属层;

16. 按照需要执行其他步骤。

5 以上步骤序列提供了根据本发明的一个实施例的一种方法。也可以提供其他方法,其中,增加步骤,去掉一个或更多个步骤,或者以不同的顺序提供一个或更多的步骤,而不偏离权利要求的范围。如示出的那样,本方法提供了多个定义了电容器结构的垂直结构,还提供了一种使用类似工艺的互连结构。贯穿本发明,特别是在下文,可以找到本方法的进一步的细节。

根据本发明的另一个实施例的一种方法可以被简要提供如下:

10 1.提供半导体衬底;

2.形成覆盖半导体衬底表面的电介质层;

3.形成覆盖电介质层的导电层;

4.使用镶嵌工艺在导电层上制作图案,以形成覆盖电介质层的互连结构;

15 5.形成覆盖导电层的层间电介质层;

6.在层间电介质层上制作图案,以形成将被用于电容器结构的多个开口。

7.在开口内形成阻挡金属层,其中,阻挡金属层连接到制作了图案的导电层;

20 8.通过用金属材料填充覆盖阻挡金属层的开口直到超出或者基本与层间电介质的表面平齐的高度,形成下电容器极板;

9.平坦化过量的金属层;

11.形成覆盖平坦化金属层和层间电介质的电介质层;

12.形成覆盖平坦化层表面的光刻胶;

25 13.在光刻胶上制作图案,以形成覆盖多个金属结构表面的暴露区域;

14.去除电容器区域内的一部分层间电介质,以暴露出多个金属结构中的每一个,包括阻挡层部分;

15.形成覆盖阻挡金属层结构的绝缘层,以定义电容器电介质;

16.形成覆盖绝缘层的金属层,它覆盖阻挡金属层,以定义电容器的上

极板；

17.平坦化金属层；

18.按照需要执行其他步骤。

5 以上步骤序列提供了根据本发明的一个实施例的一种方法。也可以提供其他方法，其中，增加步骤，去掉一个或更多个步骤，或者以不同的顺序提供一个或更多的步骤，而不偏离权利要求的范围。如示出的那样，本方法提供了多个定义了电容器结构的垂直结构。贯穿本发明，特别是在下文，可以找到本方法的进一步的细节。

10 图 1 到图 6 示出了根据本发明的实施例，形成集成电路的简化的方法。这些图仅仅是例子，它们不应该不恰当地限制权利要求的范围。本领域普通技术人员将能发现很多变化、修改和其他方案。如示出的那样，此方法从提供衬底 101 开始。衬底可以是硅晶片、包括绝缘体上的硅的多层结构等。此方法包括：形成覆盖衬底的绝缘层 103（例如，二氧化硅、氟化氧化硅，应用材料公司商用名为 Black Diamond，Dow Chemical 商用名为 SiLK 及其它电介质材料）。形成电介质层 105，覆盖绝缘层。在电介质层上制作图案，金属材料 107 填充制作了图案的电介质材料。在金属填充材料和制作了图案的电介质材料之间可以形成阻挡金属层。此处，金属材料可以是铜等，制作了图案的电介质材料可以是二氧化硅、氟化氧化硅、应用材料公司商用名为 Black Diamond，Dow Chemical 商用名为 SiLK 及其它电介质材料。阻挡金属层可以是钛、氮化钛、钽、氮化钽、钨及其合金、钼、氮化钨及氮化钼。平坦化方法平整或者平坦化金属和电介质材料层的上表面。当然，本领域普通技术人员将能发现很多变化、修改和其他方案。

25 此方法还包括：形成覆盖的一定厚度 109 的第一绝缘材料，它用作层间电介质。在某些实施例中，可以形成阻挡金属层和/或套盖层，覆盖金属层。此方法包括：在第一绝缘材料的一定厚度和电介质材料的区域内形成多个开口 111。每个开口具有一定的宽度和高度。某些开口 111 最好位于定义了电容器结构的区域内。此外，某些开口 119 在定义了互连结构的区域内形成。此方法包括：形成覆盖多个开口中的每一个的暴露表面的阻挡

层 121。阻挡金属层可以是任何合适的材料，例如钛、氮化钛、钽、氮化钽、钨及其合金、钼、氮化钨及氮化钼。

参考图 2，每个开口被用金属层 201 填充，金属层 201 基本上占有每个开口的整个区域，以形成多个金属结构。每个金属结构具有一定的宽度  
5 和高度。此方法还平坦化金属层的表面 203。此方法最好使用和用于铜互连等的传统双镶嵌结构类似的技术。如示出的那样，在这一点上，此方法使用相同的工艺步骤形成电容器结构和互连结构。

该方法还包括：在电容器区域 305 制作图案，以暴露出每个金属结构。此处，此方法淀积覆盖金属微能路结构的表面的电介质层 301。形成  
10 用作硬掩膜的光刻胶材料 303，覆盖电介质层的表面。光刻胶材料被曝光并制作图案。选择性刻蚀工艺暴露覆盖每个金属结构的阻挡层 401，如图 4 所示。在除金属结构以外的电容器区域内形成开口 403。选择性刻蚀工艺使用 C<sub>4</sub>F<sub>8</sub>、CO、O<sub>2</sub>、CF<sub>4</sub>、N<sub>2</sub>、Ar、SF<sub>6</sub>、CHF<sub>3</sub>，也可用 CH<sub>3</sub>F、C<sub>4</sub>F<sub>6</sub>、C<sub>2</sub>F<sub>6</sub> 或它们的组合。随后，光刻胶材料被剥除。当然，本领域普  
15 通技术人员将能发现很多变化、修改和其他方案。参考图 5，示出了俯视图 500。此处，阻挡金属层包围每个金属结构。每个金属结构是独自竖立的，并具有带平坦表面的自由端。每个金属结构基本等高，并且也以阵列空间结构提供。每个金属结构的底部部分连接到下层金属的连接区域。

此方法包括：形成覆盖每个暴露阻挡层结构的电容器电介质层 601，  
20 如图 6 所示。电介质层可以是 PE CVD 氮化物或其它合适的低温电介质。电介质层最好是 PE CVD 氮化硅，它具有用于 0.18 微米设计规则的 600 到 800 埃的厚度。此方法还包括：形成覆盖电容器电介质层的第二金属层 603，电容器电介质层覆盖阻挡层结构。提供第二金属层作为填充材料。此类材料最好是电镀或者淀积的铜。然后把铜平坦化。依赖于此实施例，  
25 可以有其他的修改、变化和其他方案。

可以理解，这里的例子和实施例仅用于说明的目的，据此，各种修改和变化将对本领域熟练技术人员有所启示，并被包括在本申请和所附权利要求的精神和范围以内。

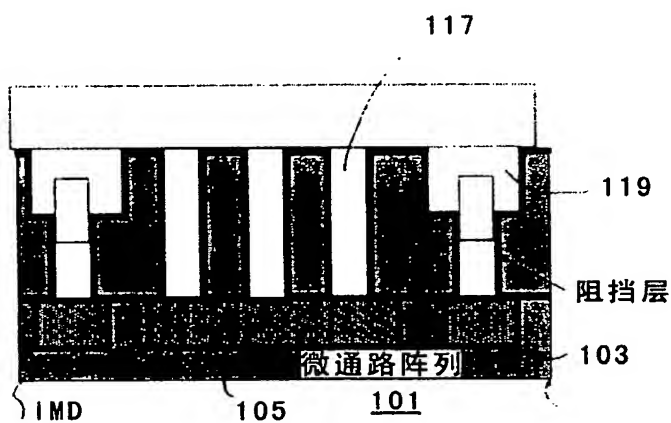


图1

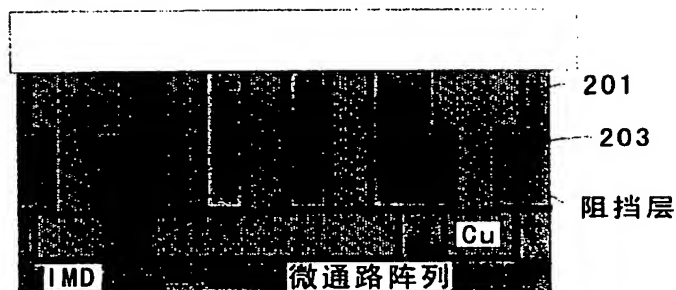


图2

BEST AVAILABLE COPY

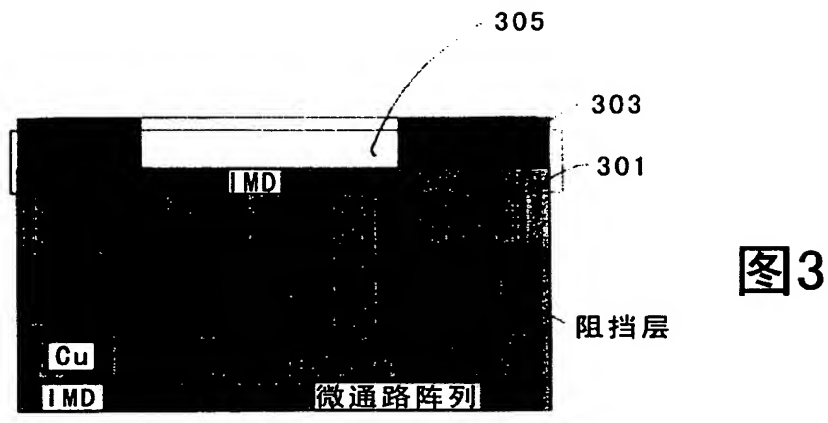


图3

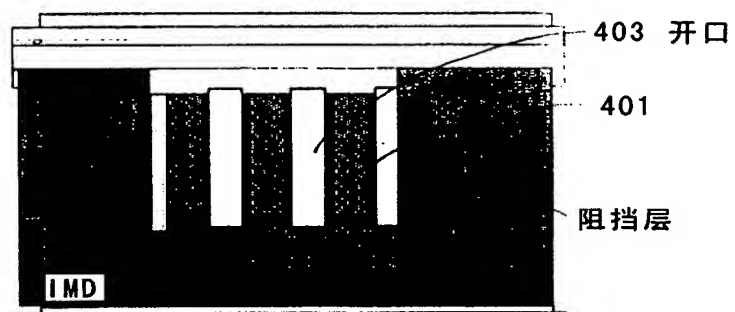


图4

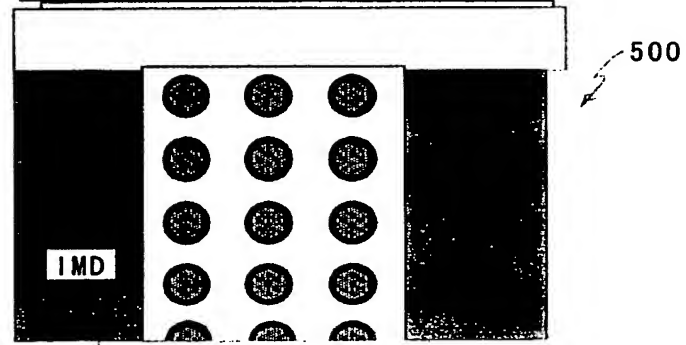


图5

04-01-10 18

BEST AVAILABLE COPY

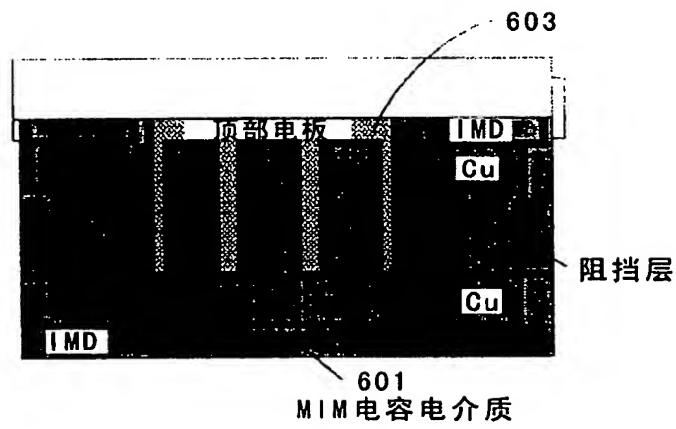


图6